



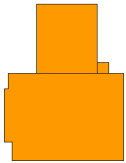
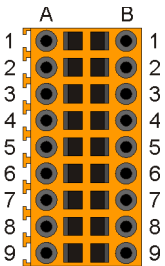


MIM – Card

 MIM - Card	release hardware 01b1	Scheda di specializzazione / Specialization card H1-LV5
--	--	--

 A/B	 A/B	 Photocell	 Analog OUT
1 200 Khz 24V PNP/PP	1 200 Khz 5V LineDriver	2 200 Khz 24V PNP/PP	2 +/- 10V - 16bit



Pin	Nome Name	Descrizione Description		Indirizzo Address
1A	0V	Comune contatori Counters common		-
2A	PHA 1		Contatore bidirezionale 1 Bidirectional counter 1	X.CNT01
3A	$\overline{\text{PHA 1}}$			
4A	PHB 1			
5A	$\overline{\text{PHB 1}}$			
6A	-			
7A	Z1			X.INTz1
8A	GAO	Comune uscite analogiche Analog output common	Uscita analogica 1	X.AN01
9A	AO1	Uscita analogica 1 Analog output 1		
1B	Vext*	Vdc OUT		-
2B	-			
3B	PHA 2		Contatore bidirezionale 2 Bidirectional counter 2	X.CNT02
4B	-			
5B	PHB 2			
6B	-			
7B	Z2			X.INTz2
8B	GAO	Comune uscite analogiche Analog output common	Uscita analogica 2	X.AN02
9B	AO2	Uscita analogica 2 Analog output 2		

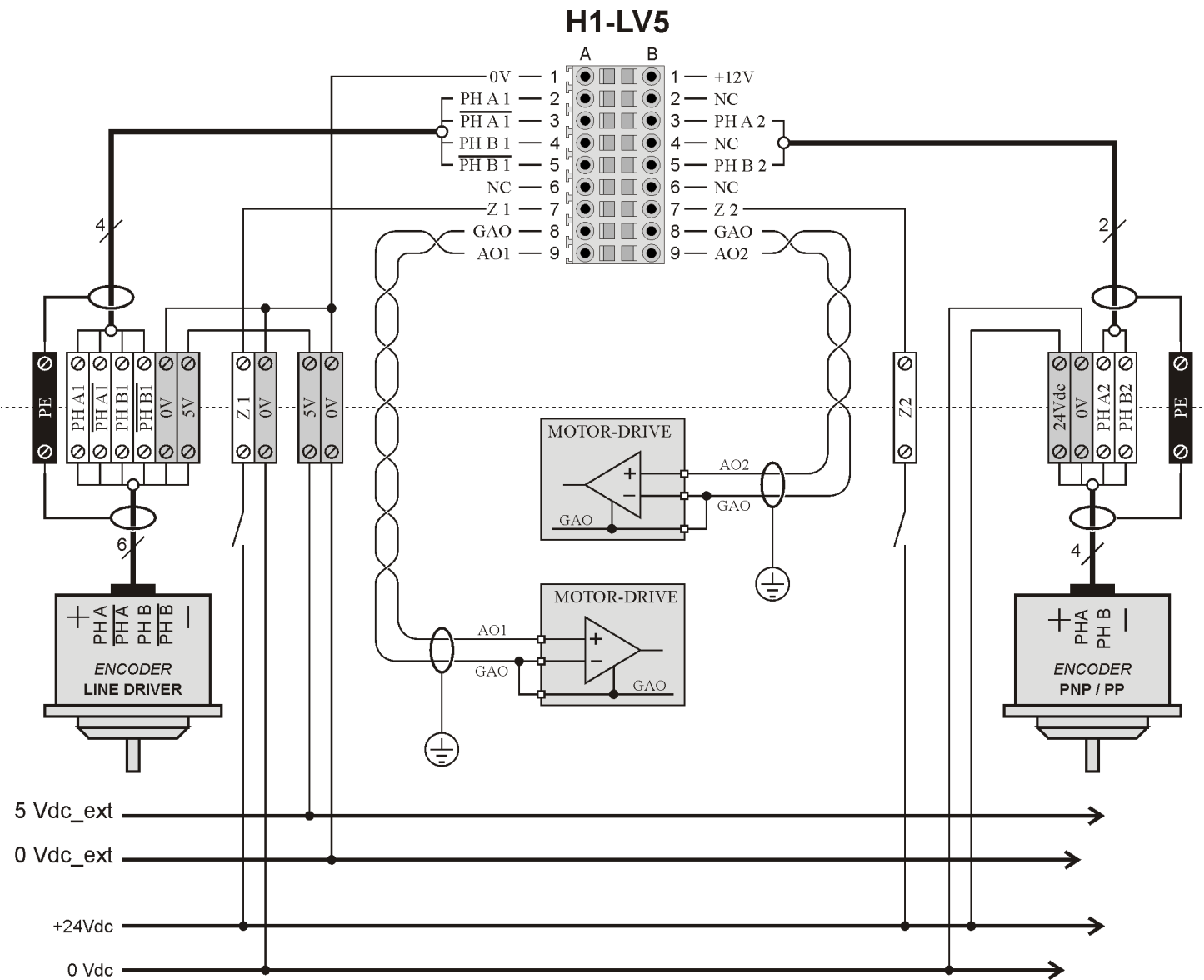
* = 12Vdc on R201/D221

* = 24Vdc on R401

Esempi di collegamento

Wiring example

Esempio di collegamento con scheda H1-LV5
 Wiring example with H1-LV5 board



CBL_H1LV5_0.cdr

Contatori bidirezionali (200 kHz)

Bidirectional counters (200 kHz)



I tempi di commutazione dipendono dal tipo di carico; i dati riportati si riferiscono a carichi resistivi.
The switching time depends on the type of load; the mentioned data refers to the resistive loads.

Tipo di polarizzazione <i>Polarization</i>	Line Driver
Frequenza massima <i>Maximum frequency</i>	200kHz
Tempo minimo tra un fronte di PHA e il successivo di PHB <i>Minimum time between a PHA edge and next PHB edge.</i>	1,25µs
Tempo minimo di acquisizione (hardware) di PHZ <i>Minimum PHZ acquisition time (hardware)</i>	5µs
Isolamento <i>Insulation</i>	1000Vrms
Tensione di funzionamento nominale <i>Nominal voltage working</i>	3,5Vdc
Tensione stato logico 0 <i>Logic state 0 voltage</i>	0 / 0,8V
Tensione stato logico 1 <i>Logic state 1 voltage</i>	2 / 5 V
Caduta di tensione interna <i>Inside Voltage drop</i>	2,0 V
Resistenza di ingresso tra fase dritta e fase negata <i>Input resistance</i>	330 Ω
Lunghezza massima cavi di collegamento al trasduttore <i>Maximum wire length to transducer</i>	150m

Tipo di polarizzazione <i>Polarization</i>	PNP/PP
Frequenza massima <i>Maximum frequency</i>	200kHz
Tempo minimo tra un fronte di PHA e il successivo di PHB <i>Minimum time between a PHA edge and next PHB edge.</i>	1,25µs
Tempo minimo di acquisizione (hardware) di PHZ <i>Minimum PHZ acquisition time (hardware)</i>	5µs
Isolamento <i>Insulation</i>	1000Vrms
Tensione di funzionamento nominale <i>Nominal voltage working</i>	24Vdc
Tensione stato logico 0 <i>Logic state 0 voltage</i>	0÷2Vdc
Tensione stato logico 1 <i>Logic state 1 voltage</i>	10,5÷26,5Vdc
Caduta di tensione interna <i>Inside Voltage drop</i>	1,2 V
Resistenza di ingresso tra fase dritta e fase negata <i>Input resistance</i>	3000Ω

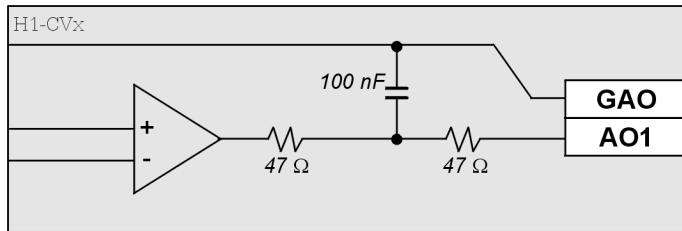
Uscita analogica

Analog output

Tipo di collegamento <i>Connection type</i>	In modo comune <i>Common mode type</i>
Isolamento <i>Insulation</i>	1000 Vrms
Range di tensione (minimo a vuoto) <i>Voltage range (minimum at void)</i>	-9,8 / 9,8 V
Max. variazione offset * <i>Maximum offset variation *</i>	+ / - 5 mV
Risoluzione <i>Resolution</i>	16 bit
Corrente massima <i>Maximum current</i>	1 mA
Variazione dell'uscita in funzione del carico <i>Output variation on output current</i>	95 $\mu\text{V}/\mu\text{A}$

* = A seconda delle applicazioni è possibile realizzare una compensazione software delle derive dell'offset.

According with the application it is possible to realize a software compensation of the offset drift.



Schema elettrico
Electric layout

Informazioni per la programmazione

Programming information

Dichiarazione della scheda nella sezione BUS dell'unità di configurazione:
Card declaration in BUS section of configuration unit:

Numero Slot <i>Slot number</i>	Codice software della scheda <i>Card software code</i>	Versione firmware <i>Firmware version</i>
X	H1LV0	00

Esempio:

Example:

BUS

```
1  221AF  02      ;Slot 1
2  .      .      ;Slot 2 (not installable)
3  .      .      ;Slot 3 (not installable)
4  H1LV0  .      ;Slot 4
5  H1LV0  .      ;Slot 5
```

BUS

```
1  201AF  02      ;Slot 1
2  .      .      ;Slot 2 (not installable)
3  .      .      ;Slot 3
4  H1LV0  .      ;Slot 4
5  H1LV0  .      ;Slot 5
6  .      .      ;Slot 6
```

BUS

```
1  401BF  20      ;Slot 1
2  .      .      ;Slot 2 (not installable)
3  H1LV0  .      ;Slot 3
4  H1LV0  .      ;Slot 4
5  H1LV0  .      ;Slot 5
6  H1LV0  .      ;Slot 6
7  H1LV0  .      ;Slot 7
```

Ogni risorsa hardware va associata allo stesso indirizzo (Nome) utilizzato per la descrizione delle connessioni elettriche.
Per esempio, se la scheda H1-LV5 è installata nello slot 4, l'ingresso X.CNT01 deve essere associato all'indirizzo 4.CNT01.

Each hardware resource must be associated with the same address used in the electric description.

For example, if the H1-LV5 card is installed in slot 4, the input X.CNT01 must be associated to 4.CNT01 address.

Esempio:

Example:

(Nella unità di configurazione)

(In configuration unit)

```
...
INTDEVICE
Asse_X  EANPOS 2    4. CNT01  3    3. INP01  4. AN01
...
```

Linee di interrupt

Interrupt line

	D2xx			
	2	3	4	5
1.INTz1	-	-	z1=7 (1.INT07)	z1=9 (1.INT09)
1.INTz2	-	-	z2=8 (1.INT08)	z2=10 (1.INT10)

	R2xx				
	2	3	4	5	6
1.INTz1	-	-	z1=7 (1.INT07)	z1=9 (1.INT09)	-
1.INTz2	-	-	z2=8 (1.INT08)	z2=10 (1.INT10)	-

	R4xx					
	2	3	4	5	6	7
1.INTz1	-	z1=1 (1.INT01)	z1=3 (1.INT03)	z1=5 (1.INT05)	z1=7 (1.INT07)	z1=9 (1.INT09)
1.INTz2	-	z1=2 (1.INT02)	z2=4 (1.INT04)	z2=6 (1.INT06)	z2=8 (1.INT08)	Z2=10 (1.INT10)

Note varie

Notes

Nessuna nota presente.
No notes present.



QEM S.r.l. S.S. 11, km 339 - Località Signolo - 36054 - Montebello Vic. - Vicenza - Italy
Tel. +39 0444 440061- Fax +39 0444 440229 - E-mail: info@qem.it - <http://www.qem.it>